

EXPRESS MAIL NO. EV 327 135 248 US

DATE OF DEPOSIT 10/11/03

Our File No. 9281-4702

Client No. S US02113

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
Teruyoshi Kubokawa et al.)
Serial No. To be Assigned)
Filing Date: Herewith)
For Solder Joint Structure and Method for)
Soldering Electronic Components)

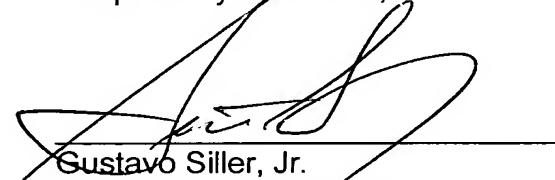
SUBMISSION OF CERTIFIED COPIES OF PRIORITY DOCUMENTS

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Transmitted herewith are certified copies of priority documents Japanese
Patent Application Nos. 2002-289865, filed October 2, 2002, and 2003-178118, filed
June 23, 2003 for the above-named U.S. application.

Respectfully submitted,



Gustavo Siller, Jr.
Registration No. 32,305
Attorney for Applicants

BRINKS HOFER GILSON & LIONE
P.O. BOX 10395
CHICAGO, ILLINOIS 60610
(312) 321-4200

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年10月 2日
Date of Application:

出願番号 特願2002-289865
Application Number:

[ST. 10/C] : [JP 2002-289865]

出願人 アルプラス電気株式会社
Applicant(s):

2003年 9月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫

【書類名】 特許願
【整理番号】 A7004
【提出日】 平成14年10月 2日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 3/508
【発明の名称】 はんだ接続構造および電子部品のはんだ接続方法
【請求項の数】 2
【発明者】
【住所又は居所】 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
【氏名】 久保川 輝芳
【発明者】
【住所又は居所】 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
【氏名】 小坂 邦男
【発明者】
【住所又は居所】 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
【氏名】 野村 隆文
【特許出願人】
【識別番号】 000010098
【氏名又は名称】 アルプス電気株式会社
【代理人】
【識別番号】 100078134
【弁理士】
【氏名又は名称】 武 顯次郎
【電話番号】 03-3591-8550

【選任した代理人】**【識別番号】** 100093492**【弁理士】****【氏名又は名称】** 鈴木 市郎**【選任した代理人】****【識別番号】** 100087354**【弁理士】****【氏名又は名称】** 市村 裕宏**【選任した代理人】****【識別番号】** 100099520**【弁理士】****【氏名又は名称】** 小林 一夫**【手数料の表示】****【予納台帳番号】** 006770**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 0010414**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 はんだ接続構造および電子部品のはんだ接続方法

【特許請求の範囲】

【請求項 1】 銅を含む導体パターン上に錫一銀一銅系はんだ材料からなるはんだ下地部を設けると共に、このはんだ下地部上に錫一亜鉛系はんだ材料からなるはんだ接合部を設け、このはんだ接合部を電子部品の端子部に溶融接合させることを特徴とするはんだ接続構造。

【請求項 2】 銅を含む導体パターンである面実装用はんだランドとリード端子用はんだランドとが同一面に形成されている回路基板を備え、該回路基板の前記各ランド上に錫一銀一銅系はんだ材料からなる第1のはんだ部を設けた後、前記面実装用はんだランド上にチップ状電子部品の端子部を搭載して加熱することにより、該端子部に前記第1のはんだ部を溶融接合させ、次いで、前記リード端子用はんだランド上の前記第1のはんだ部上に錫一亜鉛系はんだ材料からなる第2のはんだ部を設け、該リード端子用はんだランドの近傍に形成されている端子孔に別の電子部品のリード端子を挿入した後、前記加熱工程よりも低い温度で加熱することにより、該リード端子に前記第2のはんだ部を溶融接合させることを特徴とする電子部品のはんだ接続方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、鉛（Pb）を含まないはんだ材料によって耐熱温度が高くない電子部品をはんだ付けする際に用いて好適なはんだ接続構造と、電子部品のはんだ接続方法とに関する。

【0002】

【従来の技術】

各種電子部品の端子部を回路基板のはんだランドにはんだ付けする際には、従来、錫鉛共晶はんだ（63Sn-37Pb）が広く採用されていたが、近年、鉛による環境汚染を回避するために、鉛を含まないはんだ材料を使用する傾向が高まっている。かかる鉛フリー化の要望に応えるはんだ材料は種々提案されている

が、その中でも特に錫—銀—銅系（S n—A g—C u系）はんだ材料は耐熱疲労特性やクリープ特性等に優れており、最も注目されている。しかし、錫鉛共晶はんだが183℃で溶融するのに対し、錫—銀—銅系はんだ材料は融点が約220℃と高いため、耐熱温度がさほど高くない非耐熱電子部品を錫—銀—銅系はんだ材料によってはんだ付けすることは好ましくない。すなわち、リード端子付き電子部品群の中には耐熱温度が200℃程度のものが数多く存在するが、このような非耐熱電子部品の端子部に融点が約220℃の錫—銀—銅系はんだ材料を溶融接合させることはできない。

【0003】

一方、非耐熱電子部品のはんだ付けが可能な鉛フリーのはんだ材料として、錫—亜鉛系（S n—Z n系）はんだ材料が知られている。この錫—亜鉛系はんだ材料は、例えば錫に8重量%の亜鉛と3重量%のビスマスを添加してなるはんだ合金（S n—8 Z n—3 B i）であって、融点が約200℃と低い。そのため、非耐熱電子部品の端子部に錫—亜鉛系はんだ材料を溶融接合させても問題はないが、このはんだ材料を銅箔パターンのような銅を含む導体パターン上に塗布して温度サイクル試験を行うと、銅と亜鉛とが相互作用して接合強度が弱まり、はんだ付けの信頼性が大幅に低下することがわかっている。つまり、錫—亜鉛系はんだ材料を回路基板のはんだランド（銅箔パターン）上に直接塗布してはんだ付けを行っても、所望の信頼性を確保することはできない。

【0004】

そこで従来、図7に示すように、回路基板1の銅箔パターン2上に下地層としてニッケル（N i）メッキ層3と薄い金（A u）メッキ層4とを形成しておき、この金メッキ層4上に塗布した錫—亜鉛系はんだ5によって低融点のはんだ付けを行うという手法が採用されている。ここで、ニッケルメッキ層3は亜鉛が銅箔パターン2へ拡散するのを抑えるためのものであり、金メッキ層4ははんだ濡れ性の悪いニッケルメッキ層3を被覆して錫—亜鉛系はんだ5を確実に接合させるためのものである。また、符号6は回路基板1の銅箔パターン2に隣接して形成されている端子孔であり、金メッキ層4上に錫—亜鉛系はんだ5を塗布した後、非耐熱電子部品のリード端子31を端子孔6に挿入してリフロー炉内で約200

℃で加熱することにより、このリード端子31に錫一亜鉛系はんだ5を溶融接合させることができる。

【0005】

このように銅箔パターン2上にニッケルメッキ層3および金メッキ層4を介して錫一亜鉛系はんだ5を設けるというはんだ接続構造によれば、銅と亜鉛との相互作用に起因する接合強度の低下が抑制できるので、鉛フリーのはんだ材料によって非耐熱電子部品を確実にはんだ付けすることができる。

【0006】

【発明が解決しようとする課題】

しかしながら、図7に示す従来のはんだ接続構造は、鉛による環境汚染を回避しつつ非耐熱電子部品のはんだ付けを確実に行えるという利点があるものの、はんだ濡れ性の悪いニッケルメッキ層3を金メッキ層4で被覆しなければならないため、材料費が嵩んで工程数も多く、それゆえ製造コストが高いという不具合があった。

【0007】

本発明は、このような従来技術の実情に鑑みてなされたもので、その第1の目的は、非耐熱電子部品のはんだ付けが確実かつ安価に行える鉛フリーのはんだ接続構造を提供することにある。また、本発明の第2の目的は、回路基板に耐熱電子部品および非耐熱電子部品を実装する際に鉛フリーのはんだ付けが確実かつ安価に行える電子部品のはんだ接続方法を提供することにある。

【0008】

【課題を解決するための手段】

上述した第1の目的を達成するため、本発明によるはんだ接続構造では、銅を含む導体パターン上に錫一銀一銅系はんだ材料からなるはんだ下地部を設けると共に、このはんだ下地部上に錫一亜鉛系はんだ材料からなるはんだ接合部を設け、このはんだ接合部を電子部品の端子部に溶融接合させることとした。

【0009】

このように銅箔パターンのような銅を含む導体パターン上に、鉛フリーのはんだ下地部を介して鉛フリーのはんだ接合部を設けるというはんだ接続構造は、銅

と亜鉛との相互作用に起因する接合強度の低下がはんだ下地部（錫一銀一銅系はんだ）によって抑制できるので、高価な金メッキ層を付設しなくても信頼性が確保できる。その結果、低融点の錫一亜鉛系はんだによる非耐熱電子部品のはんだ付けが確実かつ安価に行える。

【0010】

また、上述した第2の目的を達成するため、本発明による電子部品のはんだ接続方法では、銅を含む導体パターンである面実装用はんだランドとリード端子用はんだランドとが同一面に形成されている回路基板を備え、該回路基板の前記各ランド上に錫一銀一銅系はんだ材料からなる第1のはんだ部を設けた後、前記面実装用はんだランド上にチップ状電子部品の端子部を搭載して加熱することにより、該端子部に前記第1のはんだ部を溶融接合させ、次いで、前記リード端子用はんだランド上の前記第1のはんだ部上に錫一亜鉛系はんだ材料からなる第2のはんだ部を設け、該リード端子用はんだランドの近傍に形成されている端子孔に別の電子部品のリード端子を挿入した後、前記加熱工程よりも低い温度で加熱することにより、該リード端子に前記第2のはんだ部を溶融接合させることとした。

【0011】

錫一銀一銅系はんだ材料からなる第1のはんだ部を面実装用はんだランド上に設けた後、該ランド上に耐熱性のチップ状電子部品の端子部を搭載して加熱すれば、信頼性の高い鉛フリーのはんだ付けが行える。一方、非耐熱電子部品のはんだ付けは該チップ状電子部品のはんだ付けよりも後に行う必要があるが、第1のはんだ部を面実装用はんだランド上に設ける際にリード端子用はんだランド上にも設けておけば、リード端子用はんだランド上の第1のはんだ部を下地層として低融点の第2のはんだ部を設けることができるので、非耐熱電子部品のリード端子に第2のはんだ部を溶融接合させても信頼性が確保できる。すなわち、下地層である第1のはんだ部によって銅と亜鉛との相互作用に起因する接合強度の低下が抑制されるため、高価な金メッキ層を付設しなくとも、鉛フリーの錫一亜鉛系はんだによる非耐熱電子部品のはんだ付けを確実に行うことができる。また、第1のはんだ部はチップ状電子部品をはんだ付けするために予め対応するランド上

に設けられるものであるから、第2のはんだ部の下地層を形成するための独立した工程を追加する必要もない。

【0012】

【発明の実施の形態】

発明の実施の形態について図面を参照して説明すると、図1は本発明の実施形態例に係る回路基板に各種電子部品を実装した状態を示す説明図、図2は図1における非耐熱電子部品のリード端子のはんだ接続構造を示す断面図、図3は該回路基板の各ランドを示す説明図、図4は該回路基板の各ランドに錫-銀-銅系はんだを印刷した状態を示す説明図、図5は該回路基板上にチップ状電子部品を実装した状態を示す説明図、図6は該回路基板のリード端子用はんだランドに錫-亜鉛系はんだを印刷した状態を示す説明図である。

【0013】

これらの図に示すように、回路基板10には銅箔パターンである面実装用はんだランド11とリード端子用はんだランド12とが同一面上に形成されており、リード端子用はんだランド12の近傍には端子孔13が穿設されている。ここで、面実装用はんだランド11は、耐熱性のチップ状電子部品20の端子部を21を搭載してはんだ接合される部位である。また、リード端子用はんだランド12は、端子孔13に挿入された非耐熱電子部品30のリード端子31とはんだ接合される部位である。

【0014】

この回路基板10にチップ状電子部品20と非耐熱電子部品30とを実装する際には、非耐熱電子部品30の熱損傷を回避するため、まず耐熱性のチップ状電子部品20を比較的高温（例えば約230℃）ではんだ付けして実装し、かかる後、非耐熱電子部品30をそれよりも低温（例えば約200℃）ではんだ付けして実装する。また、これら電子部品20, 30のはんだ付けには、環境汚染を回避するために鉛を含まないはんだ材料を使用する。

【0015】

具体的には、まず、図3に示す回路基板10の面実装用はんだランド11上およびリード端子用はんだランド12上に、図4に示すように、錫-銀-銅系はん

だ材料からなる第1のはんだ部14を印刷形成する。このはんだ材料は、錫に3重量%の銀と0.5重量%の銅を添加してなるはんだ合金（Sn-3Ag-0.5Cu）で、融点は約220°Cである。

【0016】

次に、面実装用はんだランド11上の第1のはんだ部14上にチップ状電子部品20の端子部21を搭載した後、リフロー炉内で約230°Cで加熱することにより、図5に示すように、第1のはんだ部14を端子部21に溶融接合させてチップ状電子部品20の実装を完了する。前述したように鉛フリーの錫-銀-銅系はんだ材料は耐熱疲労特性等に優れているため、第1のはんだ部14を端子部21に溶融接合させることにより、チップ状電子部品20をランド11上に確実にはんだ付けすることができる。

【0017】

しかる後、図6に示すように、リード端子用はんだランド12上の第1のはんだ部14上に、錫-亜鉛系はんだ材料からなる第2のはんだ部15を印刷形成する。このはんだ材料は、錫に8重量%の亜鉛と3重量%のビスマスを添加してなるはんだ合金（Sn-8Zn-3Bi）で、融点は約200°Cである。ここで、ビスマスを添加するのは、錫-亜鉛系のみのはんだでは大気中でのはんだ付けができないからである。

【0018】

次に、リード端子用はんだランド12の近傍に形成されている端子孔13に非耐熱電子部品30のリード端子31を挿入した後、リフロー炉内で約200°Cで加熱することにより、図2に示すように、第2のはんだ部15をリード端子31に溶融接合させて非耐熱電子部品30の実装を完了する。前述したように錫-亜鉛系はんだ材料は銅箔パターン上に直接塗布してはんだ付けを行っても、銅と亜鉛との相互作用により接合強度が低下して所望の信頼性を確保することができないが、本実施形態例の場合、下地層である第1のはんだ部14によって銅と亜鉛との相互作用に起因する接合強度の低下が抑制されるため、高価な金メッキ層を付設しなくても、鉛フリーの低融点のはんだ材料（第2のはんだ部15）によつて非耐熱電子部品30をランド12上に確実にはんだ付けすることができる。

【0019】

このように本実施形態例においては、面実装用はんだランド11上に設けられてチップ状電子部品20の端子部21に溶融接合される第1のはんだ部14を、リード端子用はんだランド12上にも設けておくことにより、該ランド12上の第1のはんだ部14を、非耐熱電子部品30のリード端子31に溶融接合される第2のはんだ部15の下地層となしている。これにより、錫一亜鉛系はんだ材料（第2のはんだ部15）で懸念されていた銅と亜鉛との相互作用に起因する接合強度の低下が抑制されるため、耐熱性のチップ状電子部品20だけでなく非耐熱電子部品30についても、鉛フリーで信頼性も高いはんだ付けが行える。その結果、信頼性を確保するために付設されていた高価な金メッキ層が不要となり、材料費を大幅に低減できる。また、第1のはんだ部14は各ランド11, 12上に一括して形成できるので、ランド12上に下地層を形成するために独立した工程を追加する必要はなく、それゆえ工程数の増加も回避できる。

【0020】

なお、上記実施形態例では、第1のはんだ部14を各ランド11, 12上に印刷形成した場合について説明したが、ディップはんだ法によって各ランド11, 12上に第1のはんだ部14を塗着形成してもよい。

【0021】

【発明の効果】

本発明は、以上説明したような形態で実施され、以下に記載されるような効果を奏する。

【0022】

銅箔パターンのような銅を含む導体パターン上に、錫一銀一銅系はんだ材料からなる下地部を介して錫一亜鉛系はんだ材料からなる接合部を設けたはんだ接続構造においては、銅と亜鉛との相互作用に起因する接合強度の低下が下地部によって抑制できるので、高価な金メッキ層を付設しなくても信頼性が確保でき、それゆえ、鉛フリーで低融点の錫一亜鉛系はんだによって非耐熱電子部品のはんだ付けを確実かつ安価に行うことができる。

【0023】

また、錫－銀－銅系はんだ材料からなる第1のはんだ部を面実装用はんだランド上に設ける際にリード端子用はんだランド上にも設けておき、面実装用はんだランド上にチップ状電子部品を実装した後、リード端子用はんだランド上の第1のはんだ部上に、低融点の錫－亜鉛系はんだ材料からなる第2のはんだ部を設けて非耐熱電子部品のリード端子をはんだ付けするという電子部品のはんだ接続方法においては、リード端子用はんだランド上の第1のはんだ部が下地層となり、銅と亜鉛との相互作用に起因する接合強度の低下が抑制されるため、高価な金メッキ層を付設しなくとも第2のはんだ部によるはんだ付けの信頼性が確保でき、下地層を形成するための独立した工程を追加する必要もない。それゆえ、材料費等の製造コストを大幅に低減することができる。

【図面の簡単な説明】

【図1】

本発明の実施形態例に係る回路基板に各種電子部品を実装した状態を示す説明図である。

【図2】

図1における非耐熱電子部品のリード端子のはんだ接続構造を示す断面図である。

【図3】

該回路基板の各ランドを示す説明図である。

【図4】

該回路基板の各ランドに錫－銀－銅系はんだを印刷した状態を示す説明図である。

【図5】

該回路基板上にチップ状電子部品を実装した状態を示す説明図である。

【図6】

該回路基板のリード端子用はんだランドに錫－亜鉛系はんだを印刷した状態を示す説明図である。

【図7】

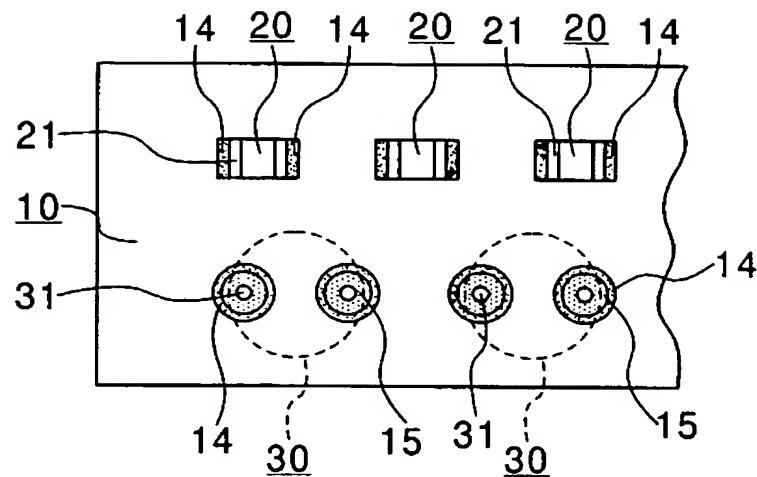
錫－亜鉛系はんだによる従来のはんだ接続構造を示す断面図である。

【符号の説明】

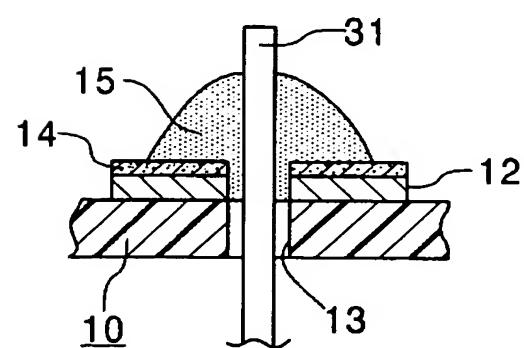
- 1 0 回路基板
- 1 1 面実装用はんだランド
- 1 2 リード端子用はんだランド
- 1 3 端子孔
- 1 4 第1のはんだ部（はんだ下地部）
- 1 5 第2のはんだ部（はんだ接合部）
- 2 0 チップ状電子部品
- 2 1 端子部
- 3 0 非耐熱電子部品
- 3 1 リード端子

【書類名】 図面

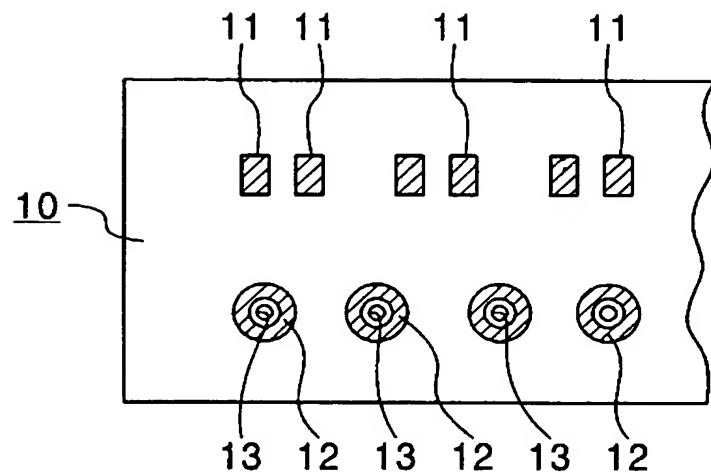
【図 1】



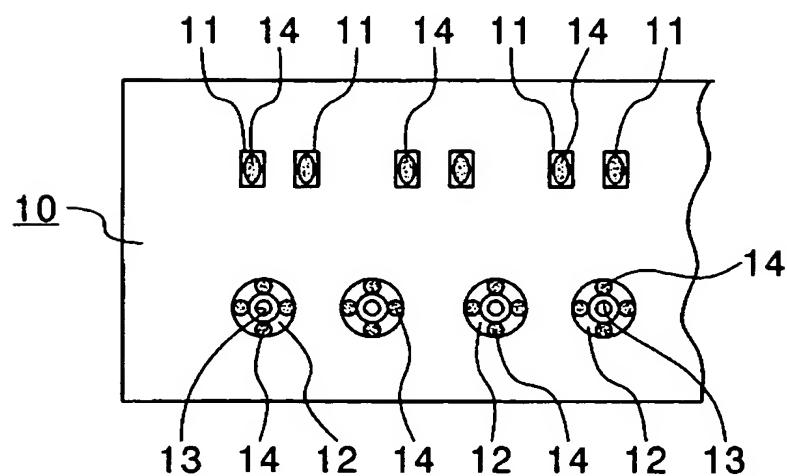
【図 2】



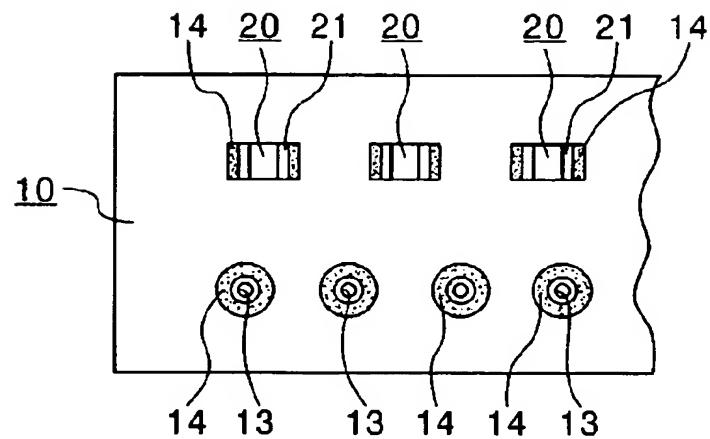
【図3】



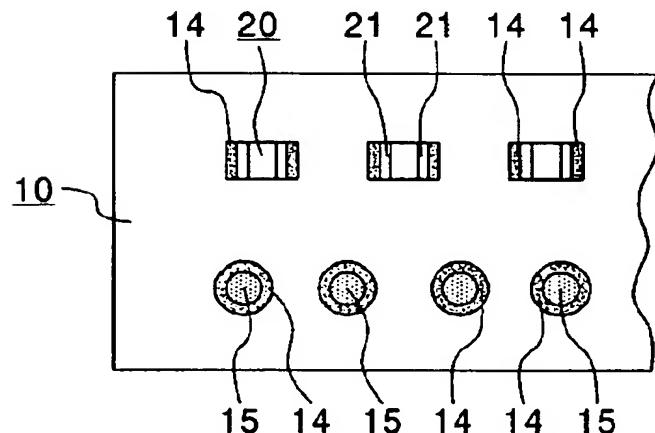
【図4】



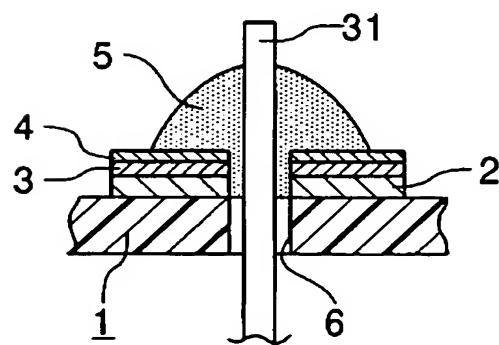
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 非耐熱電子部品のはんだ付けが確実かつ安価に行える鉛フリーのはんだ接続構造とはんだ接続方法とを提供すること。

【解決手段】 面実装用はんだランド11とリード端子用はんだランド12とが同一面に形成されている回路基板10の各ランド11, 12上に、錫一銀一銅系はんだ材料からなる第1のはんだ部14を設けた後、面実装用はんだランド11上にチップ状電子部品20の端子部21を搭載して加熱することにより、該端子部21に第1のはんだ部14を溶融接合させ、次いで、リード端子用はんだランド12上の第1のはんだ部14上に錫一亜鉛系はんだ材料からなる第2のはんだ部15を設け、該ランド12の近傍に形成されている端子孔13に非耐熱電子部品30のリード端子31を挿入した後、前記加熱工程よりも低い温度で加熱することにより、該リード端子31に第2のはんだ部15を溶融接合させた。

【選択図】 図2

特願 2002-289865

出願人履歴情報

識別番号 [000010098]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住 所 東京都大田区雪谷大塚町1番7号

氏 名 アルプス電気株式会社